

10.ANA BELLEK SİSTEMİNİN TASARIMI

Kontrol Birimi + Aritmetik Lojik İşlem Birimi = (Tümleşik) Mikroişlemci Birimi
+ Bellek Birimi + Giriş/Çıkış Birimi
= **Mikroişlemci Temelli Sistemin Donanımı**

Uygulama Özellikleri

+ Mimari Özellikleri

+ Mikroişlemci Yazılımı

Program Belleği, Veri Belleği, Giriş/Çıkış Birimleri Gibi Birimlerin Adresleri Tanımlı Olmalıdır.

Mikroişlemci Temelli Sistemde Bulunan Bütün Birimlerin Yer Aldığı Bu Tanımlamaya "**Bellek Haritası**" Adı Verilir.

Mikroişlemcide çalıştırılan işletim ve uygulama programına bağlı olarak değişik bellek, giriş/çıkış veya çevre birimleri bellek haritasının belirli bölgelerinde bulunur.

Bu bağlamda yapılan tasarıma da "**Ana Bellek Sisteminin Tasarımı**" denir.

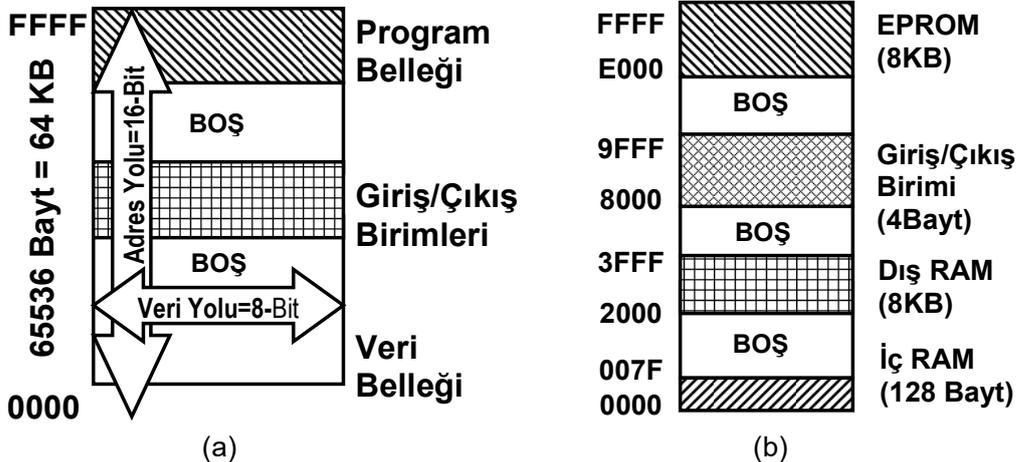
10.1. 6802 Mikroişlemci Bellek Haritası

6802 Mikroişlemcisinin İçindeki RAM Bellek Birimi, Dışarıdan Bağlanabilecek Bellek, Giriş/Çıkış ve Diğer Çevre Birimleri Aynı **64KB Bellek Haritasında** Bulunur.

Mikroişlemci Yazılımında Aynı Komutlar Kullanılarak Bellek veya Giriş Biriminden Okuma veya Yazma Yapılır.

6802 Mikroişlemcinin İçinde Tümleşik Olarak 128Bayt RAM Vardır.

Mikroişlemcinin İçinde Bulunan Tümleşik Birimlerle, Dışarıda Bulunan Birimlerin Çalışması Aynıdır.



Şekil 10-1 6802 Mikroişlemci Bellek Haritası

10.2. Mikroişlemci Temelli Sistemin Adres Çözümleme Devresi

Mikroişlemci temelli bir sistem tasarlanırken önce bellek haritası tasarlanır.

Mikroişlemcide yazılımın çalışması sırasında, sistemde yer alan çeşitli birimlere erişmek için adres yolundan adresler sağlanır.

Erişilen adreslerdeki verileri, yazılıma bağlı olarak okumak veya yazmak için kontrol yolundan kontrol işaretlerinin birimlere uygulanması gerekir.

Sistemde yer alan bütün birimler, birbiriyle veri alışverişi yapabilmek için mikroişlemcinin veri yolunu ortak kullanır.

Mikroişlemci veri yoluna bağlı olan birimlerden, adresi verilen birimin aktif olmasını, diğer birimlerin ise devre dışı kalmasını sağlayan birime “**Adres Çözümleme Devresi**” denir.

Adres çözümleme devresinin tasarımı için bir tablo yöntemi kullanılır. Bu yöntemde, birimlerin bellek haritasında bulunduğu adres bölgesinin başlangıç, bitiş adresleri ve adres aralığı, mikroişlemci adres yolu büyüklüğünde ikili ve onaltılık kodda, birimin türü, kullanıldığı kapasite miktarı üç satır olarak bir tabloya yazılır.

1. ve 2. satır: Adres bölgesinin başlangıç ve bitiş adreslerinin ikilik kod karşılıkları, onaltılık değerleri ve açıklamalar

3. satır: Adres uçlarında değişmeyen değerler “0/1” olarak, Birimin mikroişlemciye bağlanan adres uçlarının:

Değişen değerleri “ x “ olarak,

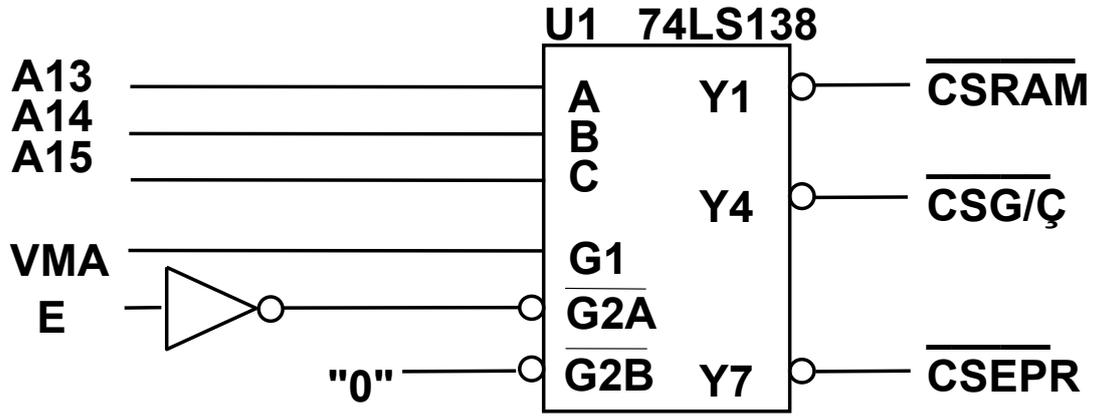
Birimin mikroişlemciye bağlanmayan adres uçlarının: Değişen değerleri ise “ . “ olarak belirtilir.

Tablo 10-1 Adres çözümleme için indirgeme tablosu

A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	Adres Bölgesi	Açıklama
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000	Dış RAM (8KB)
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFF	
0	0	1	x	x	x	x	x	x	x	x	x	x	x	x	x	2000-3FFF	
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000	Giriş / Çıkış (4 Bayt)
1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFF	
1	0	0	x	x	8000-9FFF	
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000	EPROM (8KB)
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFF	
1	1	1	x	x	x	x	x	x	x	x	x	x	x	x	x	E000-FFFF	

Mikroişlemcinin adres çözümleme devresine bağlanan değişmeyen adres uçları

Mikroişlemcinin birime
→ bağlanan adres uçları “x”
→ bağlanmayan adres uçları “.”



Şekil 10-2 Adres çözümlene devresi

0000 ile 007F adresleri arasında yer alan 128 Bayt iç RAM bu tabloda gösterilmez! Çünkü bu birimin seçimi RE ucu "1" yapılarak sağlanır.

Eğer bu birim bellek haritasında yoksa veya yerinde farklı kapasitede bir birim varsa RE ucu "0" yapılarak sistemde yer almaması sağlanır.

Dış RAM Birimi: A15=0, A14=0 ve A13=1 Kod çözücü Y1 ($001_2=1_{10}$).

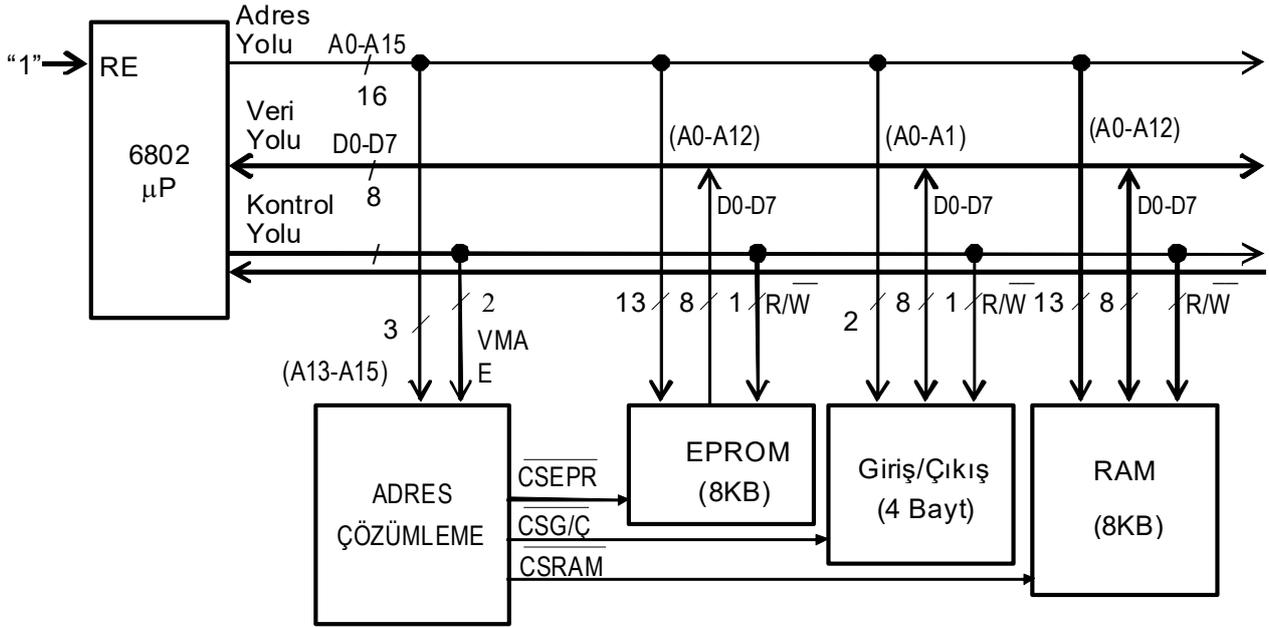
Giriş/Çıkış Birimi: A15=1, A14=0 ve A13=0 Kod çözücü Y4 ($100_2=4_{10}$).

EPRom Birimi: A15=1, A14=1 ve A13=1 Kod çözücü Y7 ($111_2=7_{10}$).

Boş olan adres bölgelerinde ise bu birimlerin hiç biri aktif olmayacaktır.

10.3. Mikroişlemci Temelli Sistemin Blok Diyagramı

- Merkezi işlem birimi modülü + ana bellek sistemi + adres çözümlene devresi blok diyagram halinde birleştirildiğinde mikroişlemci temelli sistemin blok diyagramı elde edilmiş olur. Bu blok diyagram grafik olarak mikroişlemci temelli sistemin donanım özellikleri hakkında genel bilgiyi verir.
- 6802 mikroişlemcisinin adres yolu 16-Bit çıkış, veri yolu 8-Bit giriş/çıkış (G/Ç), kontrol yolu kimisi çıkış kimisi giriş olarak gösterilir.
- Ayrıca mikroişlemcinin içinde tümleşik olarak bulunan 128 Bayt RAM biriminin çalışması için gerekli olan RE ucu blok diyagramda gösterilir.
- Adres çözümlene devresinin girişleri A13,A14,A15 adres ve VMA, E kontrol uçlarıdır. Çıkışları ise CSRAM, CSG/Ç ve CSEPR seçim uçlarıdır.
- 8KB EPROM biriminin adres yolu tablodan A0-A12 13-Bit mikroişlemcinin adres yolundan birimin adres yoluna bağlanır. Birimin 8-Bit veri yolu ise ROM, yalnız okunur olması nedeniyle mikroişlemcinin veri yolundan birimin veri yoluna tek yönlü bağlanır. Mikroişlemcinin kontrol yolundaki okuma/yazma (R/W) kontrol ucu birimin okuma/yazma (R/W) ucuna bağlanır.
- Giriş/Çıkış (G/Ç) biriminin adres yolu tablodan A0-A1 2-Bit mikroişlemcinin adres yolundan birimin adres yoluna bağlanır. Birimin 8-Bit veri yolu ise Giriş/Çıkış olması sebebiyle mikroişlemcinin veri yolundan birimin veri yoluna iki yönlü bağlanır. Mikroişlemcinin kontrol yolundaki okuma/yazma (R/W) kontrol ucu birimin okuma/yazma (R/W) ucuna bağlanır.
- 8KB RAM biriminin adres yolu tablodan A0-A12 13-Bit mikroişlemcinin adres yolundan birimin adres yoluna tek yönlü bağlanır. Birimin 8-Bit veri yolu ise RAM, okunur/yazılır olması nedeniyle mikroişlemcinin veri yolundan birimin veri yoluna iki yönlü bağlanır. Mikroişlemcinin kontrol yolundaki okuma/yazma (R/W) kontrol ucu birimin okuma/yazma (R/W) ucuna bağlanır.



Şekil 10-3 6802 mikrodeneleyici temelli sistemin blok diyagramı

Örnek 10-1. Yanda 6802 mikroişlemci temelli bir sistemin bellek haritası verilmiştir.

a) Adres çözümüleme devresini, az sayıda yalnız kod çözücü tümleşik devre ve gerekli durumlarda NOT kapısı kullanarak ayrıntılı olarak tasarlayınız.

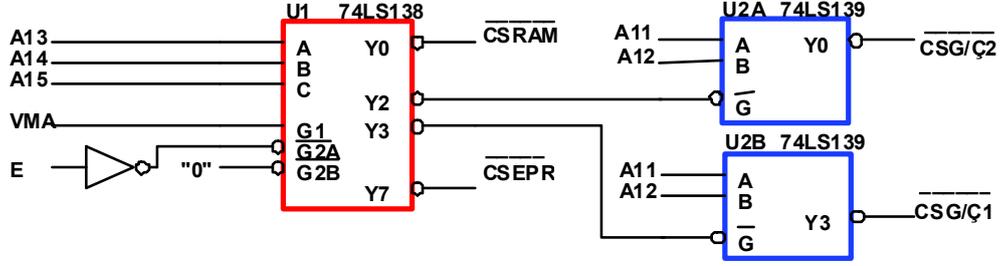
b) Yol büyüklük ve adlarını belirterek blok diyagramını çiziniz.

NOT: RAM, EPROM ve Giriş/Çıkış (G/Ç) tümleşik devrelerinin her biri, bir tane "0" aktif seçim ucuna sahiptir.

FFFF		EPROM (4KB)
E000		
	BOŞ	
7FFF		G/Ç 1 (8-Bit)
7800		
	BOŞ	
47FF		G/Ç 2 (2KB)
4000		
	BOŞ	
1FFF		Dış RAM (128KB)
0000		

Çözüm 10-1.a) 128 Bayt iç RAM seçilmeyerek (RE="0") devre dışı bırakıldı.

A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	Adres Bölgesi	Açıklama
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000	RAM (8KB)
0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1FFF		
0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	0000-1FFF		
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	4000	G/Ç 2 (2KB)	
0	1	0	0	0	1	1	1	1	1	1	1	1	1	1	47FF		
0	1	0	0	0	x	x	x	x	x	x	x	x	x	x	4000-47FF		
0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	7800	G/Ç 1 (8-Bit)	
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	7FFF		
0	1	1	1	1	x	7800-7FFF		
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	E000	EPROM (4KB)	
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFF		
1	1	1	.	x	x	x	x	x	x	x	x	x	x	x	E000-FFFF		



b) Mikroişlemci temelli sistemin blok diyagramı:

