

Deney 3. Paralel Toplama Devresi Tasarımı

Genel Bilgiler:

Bu deneyde paralel toplama devresini, derste görüldüğü gibi, hücresel biçimde tasarlayacağız.

Her bir hücre Şekil 3.2'deki gibi tam toplama devresidir. Tam toplama devresi üç giriş ve iki çıkışlıdır. x ve y girişleri toplanacak sayılara ilişkin bitleri, z girişi ise bir önceki bitlerin toplamından gelen eldeyi temsil eden bağımsız değişkenlerdir. S çıkışı ilgili bitlerin toplamını verir. C çıkışı ise ilgili bitlerin toplamından gelen ve bir sonraki bitlerin toplamında kullanılacak olan eldedir.

En az ağırlıklı bitlerin toplanmasında elde girişi olmadığından bu bitlere ilişkin hücre iki girişli ve iki çıkışlı olan yarı toplama devresidir. Tam toplayıcıdaki elde girişi yoktur.

Daha fazla bilgi için ders notlarına bakınız.

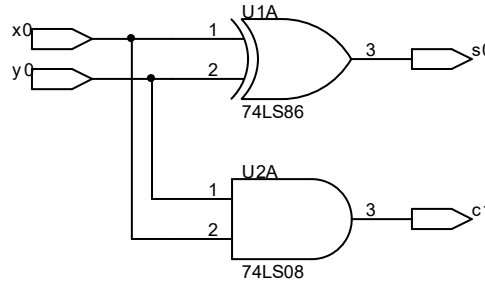
Deney Öncesi Yapılacak İşlemler:

- 1- Deneyde kullanılacak tümleşik devrelerin katalog bilgilerini inceleyiniz.
- 2- Hücresel toplayıcı yapısı, yarı toplama ve tam toplama devreleri ile seri ve paralel toplayıcı kavramlarını öğreniniz.
- 3- Deney sonunda yer alan soruların yanıtlanmasına çalışınız.

Deneyde Yapılacak İşlemler:

1-

- a) Şekil 3.1'de verilen yarı toplama devresini deney düzeneğiniz üzerinde kurunuz.

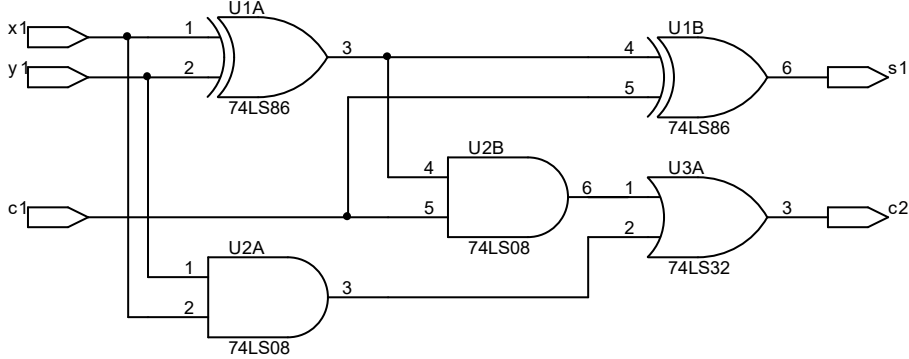


Şekil 3-1. Yarı toplama devresi

- Tümleşik devrelerin besleme (5V) ve toprak bağlantılarını yapınız.
 - x_0 y_0 girişlerini lojik anahtarlara bağlayınız. Bu anahtarlar bağımsız değişkenlerin devreye uygulanmasında kullanılırlar.
 - Lojik anahtarların yanındaki +V ve 5V seçeneğini sağlayan anahtarı 5V konumuna getiriniz. Bizim deneylerimizde TTL tümleşik devreleri kullanıldığından bu seçim yapılmıştır. CMOS tümleşik devreler kullanılsaydı +V seçeneği seçilirdi.
 - c_1 ve s_0 çıkışlarını LED'lere bağlayınız. Bu ışık veren diyotlardan kırmızısı yandığında çıkışın lojik 1 olduğu, yeşili yandığında ise çıkışın lojik 0 olduğu görülür.
 - LED'lerin bulunduğu yerde siyah renkli iki anahtar vardır. (TTL-CMOS) seçenekli anahtarı TTL konumuna, (+V-5V) seçenekli anahtarı ise 5V konumuna getiriniz.
- b) Anahtarlarla bütün girişleri uygulayıp çıkışı gözleyerek yarı toplayıcı devrenin doğruluk tablosunu sağlatınız.

2-

- a) 1. adımda yaptıklarınızı bozmadan, Şekil 3.2'de verilen tam toplama devresini deney düzeneğiniz üzerinde kurunuz. Yarı toplayıcı devresinin kurulmasından farklı olarak, bir önceki bitlerin toplamından gelen eldeyi temsil eden z girişi bir lojik anahtarla verilecektir.

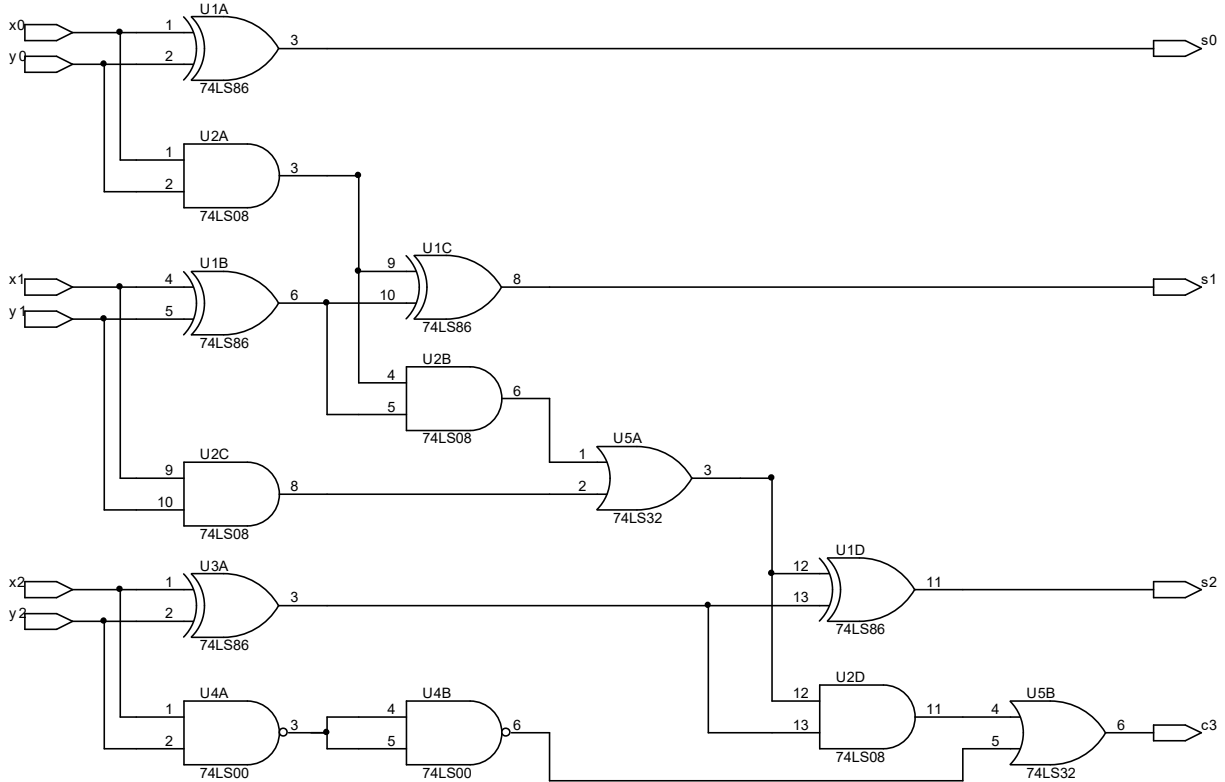


Şekil 3-2. Tam toplama devresi

- b) Devrenizi kurduktan sonra tam toplama devresinin doğruluk tablosunun sağlandığını gösteriniz.

3-

- a) Bu adımda 3-bitlik iki sayının paralel toplamasını yapan yarı ve tam toplama devre hücrelerinden oluşmuş devre analiz edilecektir. Şekil 3.3'te devre verilmiştir. Bu devrede bir yarı toplayıcı ve iki tane tam toplayıcı vardır. Bir tam toplayıcının iki yarı toplayıcı ve bir VEYA kapısından oluştuğu düşünülürse, devrede beş yarı toplayıcı ile iki VEYA kapısı vardır.



Şekil 3-3. 3-bitlik paralel toplama devresi

- 1. ve 2. adımlarda kurduğunuz devreleri bozmadan kullanarak Şekil 3.3'teki devreyi deney düzeneğiniz üzerinde kurunuz.
 - $(x_2x_1x_0)$, x_2 MSB (**M**ost **S**ignificant **B**it) olmak üzere toplanacak X sayısını; $(y_2y_1y_0)$ ise y_2 MSB olmak üzere toplanacak Y sayısını temsil eder. X ve Y sayılarını devreye uygulayabilmek için her bir biti bir lojik anahtarlara bağlayınız.
 - x_0y_0 'ın eldesinden gelen c_1 , x_1y_1 girişli tam toplama devresinin 3. girişidir. x_1y_1 'in eldesinden gelen c_2 , x_2y_2 girişli tam toplama devresinin 3. girişidir. C_3 çıkışı X ve Y sayılarının toplamından elde edilen sayının eldesidir.
 - X ve Y sayılarının toplamını temsil eden S sayısının üç biti olan $s_2 s_1 s_0$ ve c_3 eldesinin her birini gözleyebilmek için LED' lere bağlayınız.
 - Yukarıda yaptığınız giriş çıkış bağlantıları dışında 1. adımda yaptığınız işlemi bu adıma da uygulayınız.
- b) Kurduğunuz devrenin girişine aşağıdaki tabloda verilen X ve Y girişlerini uygulayarak S ve c_3 çıkışını gözleyerek kaydediniz. Devreniz istediğiniz toplama işlemini yapıyor mu?

Tablo 3-1. 3-bitlik paralel toplayıcının giriş/çıkış tablosu

Girişler				Çıkışlar	
10 tabanında		iki tabanında		iki tabanında	10 tabanında
X	Y	$x_2x_1x_0$	$y_2y_1y_0$	$c_3s_2s_1s_0$	S
2	5				
3	1				
4	4				
6	2				
7	7				

Sorular:

- 1- Yarı toplama devresini deneyde yapılandırarak farklı olarak kaç türlü gerçekleştirebilirsiniz? Nasıl?
Alternatif çözümlerinizi;
 - kurduğunuz devre ile kapı sayısı bakımından,
 - giriş yelpazeleri bakımından,
 - maksimum gecikme süresi bakımından (katalog bilgisinden yararlanarak), kapı türü sayısı bakımından karşılaştırınız.
- 2- Tam toplama devresini deneyde yapılandırarak farklı olarak kaç türlü gerçekleştirebilirsiniz? Nasıl?
Alternatif çözümlerinizi;
 - kurduğunuz devre ile kapı sayısı bakımından,
 - giriş yelpazeleri bakımından,
 - maksimum gecikme süresi bakımından (katalog bilgisinden yararlanarak), kapı türü sayısı bakımından karşılaştırınız.
- 3- 3-bitlik iki sayının toplanmasını yukarıda gerçekleştirdiğiniz hücreli biçimde değil de bildiğiniz klasik yöntemle yaparsanız ne gibi sorunlarla karşılaşırdınız?
- 4- Gerçekleştirdiğiniz son devrenin maksimum gecikme süresini katalog bilgilerinden yararlanarak hesaplayınız. (Son eldenin gecikmesini düşününüz).
- 5- 3. ve 4. soruların sonuçlarını yorumlayınız.

- 6- Paralel toplama devresinin gecikmesini azaltan derste anlatılan çözüm neydi? Bu çözümün gecikmesi nedir?
- 7- İki bitlik iki sayıyı çarpan devrenin doğruluk tablosunu çıkarınız. Yarı toplayıcılar kullanarak tasarlayınız.

Malzeme Listesi:

- 2 adet 74LS86 Özel-VEYA tümleşik devresi
- 1 adet 74LS08 VE tümleşik devresi
- 1 adet 74LS32 VEYA tümleşik devresi
- 1 adet 74LS00 VEDEĞİL tümleşik devresi